

PAT-NO: JP02000049100A

DOCUMENT-IDENTIFIER: JP 2000049100 A

TITLE: PLASMA TREATING DEVICE AND METHOD FOR REDUCING  
OCCURRENCE OF PARTICLES THEREIN

PUBN-DATE: February 18, 2000

INVENTOR-INFORMATION:

NAME

KAMINISHIZONO, TAKAHIRO

COUNTRY

N/A

ASSIGNEE-INFORMATION:

NAME

NEC KYUSHU LTD

COUNTRY

N/A

APPL-NO: JP10215190

APPL-DATE: July 30, 1998

INT-CL (IPC): H01L021/205, C23C016/44 , C23C016/50 , H01L021/3065 ,  
H05H001/46

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent the occurrence of particles by deposition by preventing the adhesion of deposits in the gap between a lower electrode and a silicon ring by filling up the gap with an insulating material.

SOLUTION: A plasma treating device is provided with two counter electrodes 2 and 3 and a gas introducing pipe 8 in a vacuum vessel 1 and the lower electrode 3 works as a wafer holding table. The upper and lower electrodes 2 and 3 are respectively connected to high-frequency power sources 11 and 12 for generating plasma. Since the lower electrode 3 holds a wafer 5 to be treated by electrostatic attraction, the electrode 3 is coated with an insulating material 6 and connected to a DC power source 13. The electrode 3 does not come into

contact with the plasma, because the electrode 3 has a smaller diameter than the wafer 5 has. In addition, a peripheral ring 4 is put around the wafer 5 lower than the electrode 3 so that the ring 4 does not come into contact with the wafer 5 and the gap between the electrode 3 and ring 4 is filled up with another insulating material 7.

COPYRIGHT: (C) 2000, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-49100

(P2000-49100A)

(43) 公開日 平成12年2月18日 (2000.2.18)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード <sup>*</sup> (参考)
H 0 1 L 21/205		H 0 1 L 21/205	4 K 0 3 0
C 2 3 C 16/44		C 2 3 C 16/44	J 5 F 0 0 4
	16/50	16/50	5 F 0 4 5
H 0 1 L 21/3065		H 0 5 H 1/46	C
H 0 5 H 1/46		H 0 1 L 21/302	C
審査請求 有 請求項の数 6 O L (全 4 頁)			

(21) 出願番号 特願平10-215190

(22) 出願日 平成10年7月30日 (1998.7.30)

(71) 出願人 000164450

九州日本電気株式会社

熊本県熊本市八幡一丁目1番1号

(72) 発明者 上西 國 孝博

熊本県熊本市八幡1-1-1 九州日本電  
気株式会社内

(74) 代理人 100070530

弁理士 畑 泰之

Fターム (参考) 4K030 FA02 FA03 FA04 GA02 KA46

5F004 AA16 BA06 BA14 BA20 BB22

BB29

5F045 BB15 DP02 EH04 EH08 EH11

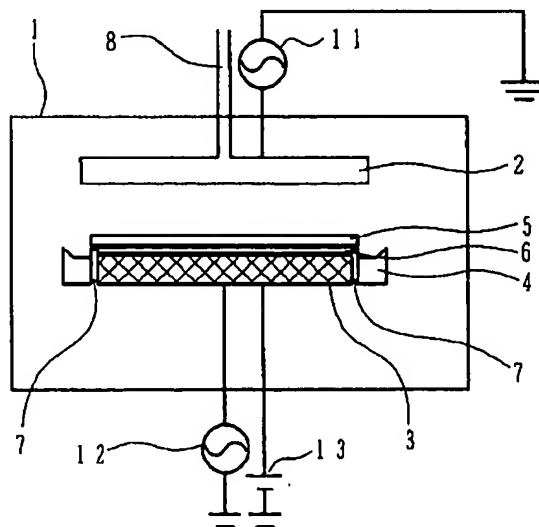
EH14 EH17 EM05

(54) 【発明の名称】 プラズマ処理装置とこの装置内でのパーティクルの発生低減方法

(57) 【要約】

【課題】 プラズマの均一性を保ちながら、パーティクルの発生を低減したプラズマ処理装置を提供する。

【解決手段】 上部電極2と、ウェーハ5を支持する下部電極3と、前記下部電極3の周囲に設けたシリコンからなるリング4とを備え、対向して設けられた前記上部電極2と下部電極3との間に発生したプラズマで前記ウェーハ5の処理を行うプラズマ処理装置において、前記下部電極3と前記リング4との間に絶縁材7を設けたことを特徴とする。



## 【特許請求の範囲】

【請求項1】 上部電極と、ウエーハを支持する下部電極と、前記下部電極の周囲に設けたシリコンからなるリングとを備え、前記上部電極と下部電極との間に発生したプラズマで前記ウエーハの処理を行うプラズマ処理装置において、前記下部電極と前記リングとの間に絶縁材を設けたことを特徴とするプラズマ処理装置。

【請求項2】 前記絶縁材はポリイミドであることを特徴とする請求項1記載のプラズマ処理装置。

【請求項3】 前記絶縁材はポリイミドからなるテープであることを特徴とする請求項2記載のプラズマ処理装置。

【請求項4】 前記プラズマ処理装置は電子サイクロトロン共鳴(ＥＣＲ)型プラズマ処理装置であることを特徴とする請求項3記載のプラズマ処理装置。

【請求項5】 前記プラズマ処理装置は誘導結合(ＩＣＰ)型プラズマ処理装置であることを特徴とする請求項3記載のプラズマ処理装置。

【請求項6】 上部電極と、ウエーハを支持する下部電極と、前記下部電極の周囲に設けたシリコンからなるリングとを備え、前記上部電極と下部電極との間に発生したプラズマで前記ウエーハの処理を行うプラズマ処理装置のパーティクルの発生低減方法において、前記下部電極と前記リングとの間のギャップをポリイミドで埋め、前記ギャップ内へのデポジションの付着を防止し、このデポジションによるパーティクルの発生を防止したことを特徴とするプラズマ処理装置内でのパーティクルの発生低減方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、プラズマ処理装置とこの装置内でのパーティクルの発生低減方法に係わり、特に、半導体ウエーハの製造に好適なプラズマ処理装置とこの装置内でのパーティクルの発生低減方法に関する。

## 【0002】

【従来の技術】図2は、従来のプラズマ処理装置の要部を示した図である。図において、1は真空容器であり、この容器1内に上部電極2と下部電極3とが対向して設けられ、下部電極3を囲むようにシリコンからなるリング4を設け、下部電極3上のウエーハ5に均一なプラズマを作用させ、ウエーハ5に所定の処理を行えるように構成していた。

【0003】なお、6は下部電極3上に設けられた絶縁物である。上記した従来の装置では、周辺リング4の下部電極3への設置マージンの確保の為、1mm程度のギャップGが開けられていた。このギャップG内にデポジションがまわり込み堆積し、剥がれて下部電極3上に付着し、ウエーハ保持エラー及びウエーハ冷却効率低下に

よる形状異常及びパーティクルの発生の原因となっていた。

【0004】周辺リング4は、Si等の物質で作られており、ギャップGを狭くすると、設置の際に割れ・かけが発生するので、ギャップGをなくすことは困難であった。なお、プラズマ処理装置内でのパーティクルの発生防止方法に関する技術としては、例えば、特開平7-58028号公報が知られている。

## 【0005】

10 【発明が解決しようとする課題】本発明の目的は、上記した従来技術の欠点を改良し、特に、プラズマの均一性を保ちながら、パーティクルの発生を低減した新規なプラズマ処理装置とその方法を提供するものである。本発明の他の目的は、デポジションの付着をなくすことで、ウエーハの保持エラー、ウエーハの冷却効率低下等の不具合を改善した新規なプラズマ処理装置とその方法を提供するものである。

## 【0006】

20 【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。即ち、本発明に係わるプラズマ処理装置の第1態様は、上部電極と、ウエーハを支持する下部電極と、前記下部電極の周囲に設けたシリコンからなるリングとを備え、前記上部電極と下部電極との間に発生したプラズマで前記ウエーハの処理を行うプラズマ処理装置において、前記下部電極と前記リングとの間に絶縁材を設けたことを特徴とするものであり、又、第2態様は、前記絶縁材はポリイミドであることを特徴とするものであり、又、第3態様は、前記絶縁材はポリイミドからなるテープであることを特徴とするものであり、又、第4態様は、前記プラズマ処理装置は電子サイクロトロン共鳴(ＥＣＲ)型プラズマ処理装置であることを特徴とするものであり、又、第5態様は、前記プラズマ処理装置は誘導結合(ＩＣＰ)型プラズマ処理装置であることを特徴とするものである。

30 【0007】又、本発明に係わるプラズマ処理装置内でのパーティクルの発生低減方法の態様は、上部電極と、ウエーハを支持する下部電極と、前記下部電極の周囲に設けたシリコンからなるリングとを備え、前記上部電極と下部電極との間に発生したプラズマで前記ウエーハの処理を行うプラズマ処理装置のパーティクルの発生低減方法において、前記下部電極と前記リングとの間のギャップをポリイミドで埋め、前記ギャップ内へのデポジションの付着を防止し、このデポジションによるパーティクルの発生を防止したことを特徴とするものである。

## 【0008】

50 【発明の実施の形態】本発明に係わるプラズマ処理装置は、静電吸着を用いて、ウエーハを処理台上に保持するプラズマ処理装置において、処理ステージ周辺をポリイミドで覆うことで、プラズマのまわり込みによるデポジ

3

ションを抑制し、デポジション剥がれの処理台に付着することによるウエーハ保持エラー及びウエーハの冷却効率低下を防ぎ、更に、デポジション剥がれに起因するパーティクルの発生を低減することを可能にしたものである。

## 【0009】

【実施例】以下に、本発明に係わるプラズマ処理装置とこの装置内でのパーティクルの発生低減方法の具体例を図面を参照しながら詳細に説明する。図1は、本発明に係わるプラズマ処理装置の具体例の構造を示す図であって、図1には、上部電極2と、ウエーハ5を支持する下部電極3と、前記下部電極3の周囲に設けたシリコンからなるリング4とを備え、対向して設けられた前記上部電極2と下部電極3との間に発生したプラズマで前記ウエーハ5の処理を行うプラズマ処理装置において、前記下部電極3と前記リング4との間に絶縁材7を設けたことを特徴とするプラズマ処理装置が示されている。

【0010】以下に、本発明を更に詳細に説明する。図において、真空容器1内に2枚の対向する電極2、3、ガス導入管8が設けられており、下部電極3がウエーハ保持台になっている。上部電極2及び下部電極3には、それぞれ高周波電源11、12が繋がれており、プラズマの生成を行う。また、下部電極3は静電吸着方法を用いてウエーハ5を保持するため、表面が絶縁物6で覆われており、直流電源13につながっている。この下部電極13は、被処理体であるウエーハ5の径よりも小さく、プラズマと接しないようになっている。被処理体であるウエーハ5の周りには、プラズマの均一性を向上させるために下部電極3よりも低く、ウエーハ5と接しないよう周辺リング4を設置している。本発明では、特に、下部電極3と周辺リング4間の隙間を絶縁性物質7で覆うことでプラズマのまわり込みで付着するデポジションを防止している。

【0011】このように構成したプラズマ処理装置において、ガス導入管8より、ガスを導入し真空容器1内を一定圧力に保った後、真空容器1内に対向する2枚の上

4

部電極2、下部電極3に高周波電源11、12からの電圧を印加しプラズマを生成し、ウエーハ5のプラズマ処理を行う。ウエーハ保持台である下部電極3とリング4との隙間は、ポリイミド等の絶縁性物質7で覆われている為、プラズマの陰部となるこのウエーハ周辺と保持台とリングの隙間にまわり込んでくるプラズマ処理時に発生するデポジションの付着を低減することが出来る。

【0012】なお、本発明は、上記した平行平板型プラズマ処理装置の他にも電子サイクロトロン共鳴(ECR)型プラズマ処理装置、誘導結合(ICP)型プラズマ処理装置など静電吸着を用いるすべての処理装置において同様の効果が得られる。

## 【0013】

【発明の効果】本発明に係わるプラズマ処理装置は上述のように構成したので、プラズマ処理時にプラズマ陰部となる下部電極と周辺リング間を絶縁性物質で覆うことでデポジションの付着を低減し、デポジション剥がれの保持台への付着によるウエーハ保持エラー及びウエーハの冷却率低下を防ぎ、更にデポジションに起因するパーティクルの発生を低減することを可能にした。

## 【図面の簡単な説明】

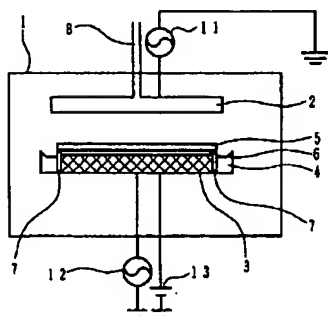
【図1】本発明に係わるプラズマ処理装置の構成を示す図である。

【図2】従来のプラズマ処理装置の構成を示す図である。

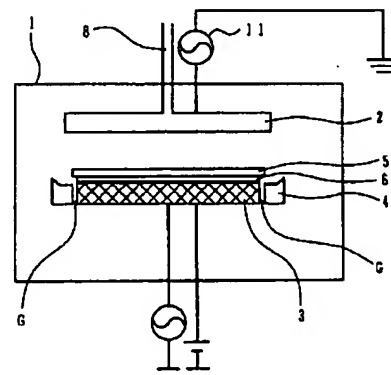
## 【符号の説明】

- 1 真空容器
- 2 上部電極
- 3 下部電極
- 4 リング
- 5 ウエーハ
- 6 絶縁物
- 7 ポリイミド
- 8 ガス導入管
- 11、12 高周波電源
- 13 直流電源

【図1】



【図2】



## 【手続補正書】

【提出日】平成11年8月13日(1999.8.13)

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 上部電極と、ウエーハを支持する下部電極と、前記下部電極の端部との間に所定のギャップをもって形成され、均一なプラズマを発生させるべく設けられたシリコンリングとを備えたプラズマ処理装置において、

前記下部電極と前記シリコンリングとの間の前記ギャップを絶縁性物質で充填したことを特徴とするプラズマ処理装置。

【請求項2】 前記絶縁材はポリイミドであることを特徴とする請求項1記載のプラズマ処理装置。

【請求項3】 前記絶縁材はポリイミドからなるテープであることを特徴とする請求項2記載のプラズマ処理装置。

【請求項4】 前記シリコンリングの上面は、前記下部電極の上面より低い位置にあるように構成したことを特徴とする請求項1記載のプラズマ処理装置。

【請求項5】 前記プラズマ処理装置は、電子サイクロトロン共鳴(ECR)型プラズマ処理装置、又は、誘導結合(ICP)型プラズマ処理装置であることを特徴とする請求項1記載のプラズマ処理装置。

【請求項6】 上部電極と、ウエーハを支持する下部電極と、前記下部電極の周囲に設けたシリコンからなるリングとを備え、前記上部電極と下部電極との間に発生したプラズマで前記ウエーハの処理を行うプラズマ処理装

置のパーティクルの発生低減方法において、

前記下部電極と前記リングとの間のギャップをポリイミドで埋め、前記ギャップ内へのデポジションの付着を防止し、このデポジションによるパーティクルの発生を防止したことを特徴とするプラズマ処理装置内でのパーティクルの発生低減方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】

【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。即ち、本発明に係わるプラズマ処理装置の第1態様は、上部電極と、ウエーハを支持する下部電極と、前記下部電極の端部との間に所定のギャップをもって形成され、均一なプラズマを発生させるべく設けられたシリコンリングとを備えたプラズマ処理装置において、前記下部電極と前記シリコンリングとの間の前記ギャップを絶縁性物質で充填したことを特徴とするものであり、又、第2態様は、前記絶縁材はポリイミドであることを特徴とするものであり、又、第3態様は、前記絶縁材はポリイミドからなるテープであることを特徴とするものであり、又、第4態様は、前記シリコンリングの上面は、前記下部電極の上面より低い位置にあるように構成したことを特徴とするものであり、又、第5態様は、前記プラズマ処理装置は、電子サイクロトロン共鳴(ECR)型プラズマ処理装置、又は、誘導結合(ICP)型プラズマ処理装置であることを特徴とするものである。